This Page Is Inserted by IFW Operations and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

As rescanning documents will not correct images, please do not report the images to the Image Problem Mailbox.

PATENT ABSTRACTS OF JAPAN

(11)Publication number:

10-321911

(43) Date of publication of application: 04.12.1998

(51)Int.CI.

H01L 33/00

H01S 3/18

(21)Application number: 10-128021

(71)Applicant: TEMIC TELEFUNKEN **MICROELECTRON GMBH**

(22)Date of filing:

03.04.1998

(72)Inventor: BRAUN MATTHIAS

(30)Priority

Priority number: 97 19715572

Priority date: 15.04.1997

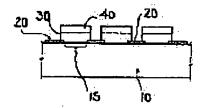
Priority country: **DE**

(54) METHOD FOR MANUFACTURING EPITAXIAL LAYER OF COMPOUND SEMICONDUCTOR ON SINGLE-CRYSTAL SILICON AND LIGHT-EMITTING DIODE MANUFACTURED THEREWITH

(57) Abstract:

PROBLEM TO BE SOLVED: To provide a method for manufacturing an epitaxial layer of a nitride compound semiconductor with which a semiconductor layer can be manufactured, which has sufficient crystalline quality for manufacture of electrical components.

SOLUTION: A sectional structure is manufactured on the surface of a substrate (10) and of single crystal silicon, by using a method for manufacturing an epitaxial layer of a III-V nitride compound semiconductor having a structure of InxAlyGa1-x-yN ($0 \le x$, $0 \le y$, $x+y \le 1$) on the substrate made from single-crystal silicon. In this case, a silicon surface in a section (15) is exposed, and the edge of the section is surrounded with a mask material (20). Next, a local island is manufactured in the edge of which stresses generated by mismatching can be dissolved by an epitaxial growth of nitride compound semiconductors (30, 40) in a section mostly on the silicon surface. A component is finally manufactured in the section or thereon.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

29900205370E

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

3 分題 特評 Þ 概(A)

(19) 日本国物作庁 (JP)

特開平10-321911 (11)特許出願公開番号

(43)公開日 平成10年(1998)12月4日

(51) Int.Cl. H01S HOIL 33/00 3/18 S 1 0 H **T10H** FI 3/18

a

警査請求 未請求 請求項の数14 唇面 (全 4 頁)

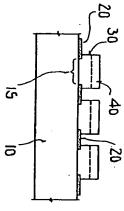
(33)優先福主張国 (32) 優先日 (31)優先福志俄舜号 (22) / 11/10/18 (21)田屋修工 19715572. 3 ドイツ (DE) 本庭斗10-128021 1997年4月15日 平成10年(1998) 4月3日 (71)出題人 391000830 (72) 髡明者 マテイアス・ブラウン croelectronic GmbH TEMIC TELEPUNKEN mi シエレンクテル ハフツング ドイツ連邦共和国ヴアインスペルク・フリ ドイツ連邦共和国 ハイルプロン テレジ トロニック ゲゼルシャフト ニツト テミツク テレフンケン マイクロエレク ーデンシュトラーセ14 エンシユトラーセ 2

(54) 【発明の名称】 単結晶シリコン上に化合物半導体のエピタキシャル層を製造する方法及びそれにより製造された 宛光ダイオード

(57) [混乱]

УGAI—X—УN (О≦X, О≦У, X+У≦1) の エピタキシャル例を製造する方法を提供する。 を打する非群体間を製造することができる、 I n x A l 【課題】 第子構成部分の製造のために十分な結晶語即

る馬ស (10)の表面に、区分状の構造を製造する。区 ができる。旧称的に区分内又はその上に、構成君子が製 で、格子説整合によって発出される応力を解体すること 今(15)においてシリコン袋面が腐出しており、かつ は、次の方法ステップを育する。単結闘ショコンからな エピタキシャル暦を製造する方法が記述される。方法 AlyGal-x-yN (0≦x, 0≦y, x+y≦ とって、周所的な品が製造され、これらの島の緑におい 物品合物半数体(30、40)のエアタキシャル成成に 5... シリコン表面ににおけるもっぱら区分における徴化 区分の続は、マスク材料(20)によって囲まれてい 1)の構造の111-Vタイプの銀化物化合物半導体の 【解決手段】 単結語シリコンからなる基板上にInx



【特許請求の範囲】

AlyGal-x-yN(0 \leq x, 0 \leq y, x+y \leq エピタキシャル間を製造する方法において、 1)の構造の 1 1 1 - V タイプの独心物化合物半導体の 【精求項1】 単結晶シリコンからなる基板上にIns

導体(30,40)のエピタキシャル成長が行なわれ 分の繰が、マスク材料(20)によって囲まれており; ・もっぱら区分においてシリコン表面に留化物化合物料 ・単結晶シリコンからなる基板(10)を準備し; (15) たおいイシリロン 桜回が露出しており、かし図 基板の表面に区分状の構造を製造し、その際、区分

半導体のエピタキシャル間を製造する方法。 方法ステップを特徴とする、単結晶ショコン上に化合物

ドSiONが利用されることを特徴とする、蔚末月1記 る二酸化シリコンSi02叉はシリコンオキシニトライ 【請求項2】 マスク材料として、基板の表面に堆積す

る、翻水項1記載の方法。 る二酸化シリコンSi02が利用されることを特徴とす 【請求項3】 マスク材料として、基板の表面に成長す

頃1ないし3の1つに記載の方法。 成暦(31)が成長させられることを特徴とする、緯求 【荫求頃4】 シリコン扱面における区分に、まず核形

に、麹化ひ索AsNを含むことを特徴とする、額求項~ 【請求項5】 核形成图 (31) が、 窒素Nの代わり

域(32,33)がエピタキシャル成長させられること を含むことを特徴とする、蔚求項6記載の方法。 が、p/n又はn/p接合部を有する活性領域(4 0) を特徴とする、翻求項1ないし5の1つに記載の方法。 キシャル成長した窒化物化合物半導体(30,40) 1) における区分に、複数の部分間からなる格子整合領 【蔚求項7】 格子監台領域 (32,33) 上にエビ5 【緯求項6】 シリコン表面における又は核形成別(3

番する半導体間(35)が成長させられることを特徴と からなることを特徴とする、超求項7記録の方法。 **闺叟なパラメータを調節するために、単一別又は超格子** よりも小さなエネルギーギャップを有する接触特性を改 【繭水頃9】 活性領域(40)上に、活性領域のもの 【翻求項8】 活性領域(40)が、構成要素にとって

グにより局所的に取り除かれることを特徴とする、静水 する、朝求頃1ないし8の1つに記載の方法。 【結末項10】 接触器 (35) が、選択的なエッチン

ことを特徴とする、韓求項1ないし10の1つに記載の 【對於項11】 基板 (10) が、ドーピングを有する

めに金属圏が取付けられることを特徴とする、額求項: 【請求項12】 基板(10)の裏側に、裏側接触のた

ないし11の1つに記載の方法。

2

半導体別装置が、不活性化別(60)によって限われる ことを特徴とする、請求項1ないし12の1つに記載の 【結求項13】 ショコン表面における区分に成長する

する、韓求項1ないし13の1つに記載の方法... ザーダイオードの製造のために利用されることを特徴と 【辯求項14】 エピタキシャル閉が、LED叉はレー

【先明の評価な説明】

[1000]

x, 0≦y, x+y≦1)の閉造の111−Vタイプの 窓化物化合物半導体のエピタキシャル層を製造する方法 らなる基板上にInxAlyGal-x-yN (0≦ 【発明の属する技術分野】本発明は、単結脳ショコンか

[0002]

取付けなければならない。このことは、追加的に高価な x,0≦y, x+y≦1)の構造の111-V917の **エアタキシー回を设数する。 高しない基板の場合、構成要素の前側にすべての接点を** ず、かつ抵抗的な肥良に払びいて加工が困難である。 尋 値である。サファイア(A 1 2 0 3)は、尊和性を持た 炭化シリコン (SiC)は、基板材料としてきわめて高 炭化シリコン(SiC)が利用できることがわかった。 化合物半導体のために、サファイア (A1203) XII ≦y,x+y≦1)の構造の111−Vタイプの報化物 欠である。InxAlyGal—x—yN (O≦x, O を成長させるために、適当な基板を利用することが不可 典型的には700-1100°Cの範囲にある。結晶層 使用される。その際、成長温度は、材料系に依存して、 とへに金属ー有機物気相エピタキシー(MOVPE)が 分子放射エピタキシーの向に、とりわけ気相方法、及び するために、個々のエピタキシャル方法が利用される。 クスの用途にとって必要なような高度の結晶晶質で製造 る。このような半導体間を、例えばオプトエレクトロニ て、オプトエレクトロニクスの用途に大きな意味を有す 報行物の合物半導体は、その物理学的な特性に出力い 【従来の技術】InxAlyGal-x-yN (0≦

ング街、アプライド・フィジクス・レター、66、20 な基板材料である。これは、機械的に安定であり、価格 N及びGaN層が、電子構成部分を製造するために下す かしながら塔者等は、シリコン基板上に製造されたAI 招するために基本的に適していることが公知である。し UG a N图又はその3成分又は4成分化台物半導体を堆 58 (1005) によれば、シリコンが、結婚AINR 半導体のための基板として、基本的に狙ましい。 P. 2 定であり、かつ尊電性を有する。それれに前記の化合物 的に留ましく、ほぼ無関限に入手でき、温度に対して安 【0003】シリコンは、きわめてよく使われる魅力的

3

3

キシャル都を製造する方法を提供することにある。 5年費体例を製造することができる、InxAlyGa は、低手間形部分の製造のために十分な結晶曲四を有す 1ーパーダン(05/2、05/2、スキダシー)の森道の 【矩明が解決しようとする課題】それ的に本発明の課題

が閉止される。区分は、後からそれぞれ1つ又は複数の 区分が出じ、これらの成長区分の株において生じた成力 のドスク層の推問によるが、とくにショコン基度の概化 作権の成長を妨げ又は関止する。これは、追加的な材料 監理のInxAlyGal+x-yN (0≦x, 0≦ 開成君子を製造するための原料を形成する。 は解体することができる。それにより微細菌れ目の発生 おいて、半身体材料の成長は選択的に行なわれる。成長 によっても形成することができる。 マスクのない雰囲に マスクされる。マスク材料は、基板材料上における半導 に、ショリン基版は、半導体層の成長の前に、周囲的に シーの包囲に見んいたいる。 過気色エアタキシーの際 合物中等体の形式長を可能にするために、選択的エピタキ ソ、スキッMI)の舞蹈のIII-Vタイプの鶴角を角 リコン基板上における電子構成業子のために十分な結晶 【原題を解決するための手段】本発明による方法は、シ

ために利用される。 【0006】とくに区分は、発光ダイオードを製造する

【発明の実施の形態】次に本発明を図面を用いて実施図

[0007]

の表面におけるシリコン基板10の数化によって、マス により構造化される。それにより区分15が定義され、 7月20が製造され、かつつがいてホトリングラフィー によって説明する。 これらの区分は、マスク暦20を持たない。区分の録 【0008】半時体間のエピタキシーの前に、まず基便

なる人へ 地殻 10のショリン 改画上における区分におい リメートル朱での大きさであることができる。 ら、後に開成為子が製造される。区分15は、数平方ミ で行なわれる。この区分15上に成長した半導体材料が 各体30、40のエアタギシャル成成は、もらは6又は に、マスク材料によって囲まれている。 独化物化合物半

「こと 及びショコンオキシニトライド SiONが適して Lt、回張に続く。ドスク材料として、川敷布シリロンS グラフィーにより構造化される。その後の方法ステップ ここスク烈20の材料が推奨され、かし続いてホトリン 【0009】方法の第の隣成において、 塔数10の安価

半導体の間のエピタキシャル成長が行なわれる。まず格 x+y≦1)の構造の111−Vタイプの餡化物化合物 b. InxAlyGal-x-yN (0≦x, 0≦y, 【U U I U】MOVPEXはその他の適当な方法によ

> 強力に、シリコン基板と次に成長させられるエピタキシ 子の間が結晶構造の十分に高度な完全性を有する程度に **ャル半導体間との間の格子誤監台に打磨ち、又はこれを** 長させられる。格子監合領域は、少なへとも無動構成群 子監台領域として動作する層系列31、32、33か成

以上の改善は、格子整合領域32の上側範囲におけるバ 側格子整台領域の一部は、すでに活性間の一部であるこ 活性間を成長させるために十分な品質のものである。上 成することができる。その後、結盟品質は、構成紫子の ッファ四33及び/又は超格子の後続の成長によって選 の熱サイクルの成長及び/又は熱サイクルが利用され ために、なる人へ前記の数化物化合物半導体からなる間 させられる。そのためにとくにアルミニウムを含んだ関 部分間から構成され:すなわちまず核形成図31が成長 くこれらの方法の組合せが利用される。結晶品質のそれ る。とへに格子製合領域の下層の範囲において、なる人 上側盤合間32、33が続き、これらの盤合周の製造の へくGaAlNXはGaAlAsNからなる。その後、 が良好に適している。本実施例の核形成間31は、なる 【0011】 柏子監合領域31,32、33は、複数の

四を成長させる選択的なエピタキシーに、風要な意味が **択的に再び取り除かれる。このことは、例えば追択的エ** の、したがって別の格子定数及び熱膨張係数の半導体層 異なった材料パウメータに堪力いて接触—/エッチンク ッチングによって行なうことができる。その場合にも、 は、技術的プロセスの経過中に接触範囲以外において通 考慮されており、これらの半導体図は、必要な場合に 35を、GaNに基ノヘ半導体の表面に取付けることが である。それ故にそれより小さなエネルギーギャップ 半導体の表面における低オーム性の接触の製造は、問題 ーギャップによって特徴付けられている。それ故にこの 子監台領域32、33の一部として構成してもよい。 萵めることができる。 ブラッグーレフレクタは、上側格 波長の光を強力に吸収するので、それにより発光効率を を母大にするために有利である。シリコン基板は、放射 ラッグーレフレクタ34を成長させることは、発光効率 基板10又は格子監合領域31,32、33との間にア する場合、光を発生するp/n接合を含む活性層40と **うなオプトエレクトロニクスの構成素子を製造しようと** 【0013】GaNに基づく半導体は、大きなエネルギ

y≦1)の構造のIII−Vタイプの盥化物化合物半導 われている。背面接点52及び組織化された前面接点5 ダイオードチップの安面は、不活性化四60によって頂 体の病院のエアタキシャル四条列から韓成されている。 InxAlyGal-x-yN (0≦x, 0≦y, x+ 【0014】図4及び5に示された発光ダイオードは

【0012】例えばLED又はレーザーダイオードのよ

替及びパイオレットのスペクトル範囲にとって脱遊化さ れており、かつ法外な効率の点で優れている。 【0015】このような発光ダイオードは、とくに線、 1は、それにより度われていない。 【図面の簡単な説明】 30 20 0 区分

の1-1断面を一部拡大して示す図である。 【図1】成長区分上に成長した半導体材料を育する図2

有するシリコン基板ウエハを上から見た図である。 【図2】二酸化シリコンによって区画された成長区分を 【図3】半導体装置の断面図である。

【図4】本発明による発光ダイオードを上から見た図で

【図5】 辺距線5ー5に沿った図4の発光ダイオードの

40 ა ა ယ ယ 32 <u>မ</u> 断回図である。 【符号の説明】 超化物化合物半群体 マスク層 ツミロソ脳板 不活性化图 格子監合領域 構成監合領域 四种位于 核形成的 粗化物化合物半導体

